

機能	方向	信号名	端子	端子	信号名	方向	機能
I2S Bit Clock信号	IN	BCK	<b>2</b>	<b>1</b>	MCLK	IN	基準クロック fs(サンプリング周波数)の512倍
I2S fs clock(Lch,Rch区別)信号	IN	LRCLK	<b>4</b>	<b>3</b>	GND	-	
FN1241,FPGAのReset信号。'L'アクティブ	IN	SYSRESETN	<b>6</b>	<b>5</b>	SDATA	IN	I2S Data信号
	-	GND	<b>8</b>	<b>7</b>	N.C.	-	
FN1241,FPGAの電源	IN	Vbus_DC+5V	<b>10</b>	<b>9</b>	GND	-	
FN1241の動作設定端子。	IN	IFF2	<b>12</b>	<b>11</b>	LRSEL	IN	FN1241の動作設定端子。注2)参照。
FN1241の動作設定端子。	IN	IFF0	<b>14</b>	<b>13</b>	IFF1	IN	FN1241の動作設定端子。
FN1241の動作設定端子。	IN	EMP0	<b>16</b>	<b>15</b>	EMP1	IN	FN1241の動作設定端子。
	-	N.C.	<b>18</b>	<b>17</b>	GND	-	
	-	N.C.	<b>20</b>	<b>19</b>	N.C.	-	

注1)コネクタの端子番号は基板上面(部品実装面)から見た配列。基板上のシルク印刷参照のこと。

注2)モジュールをLch.用として使用する場合はオープン、Rch.として使用する場合はGNDに接続。

注3)SYSRESETN信号は外部でPullupしておき電源(Vbus\_+5V)ON後、10mS程度'L'にして下さい。

図-1 20Pコネクタ接続信号表